

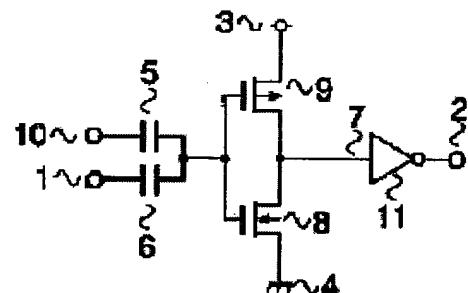
SEMICONDUCTOR INTEGRATED CIRCUIT, VOLTAGE CONTROLLED DELAY LINE, DE LOCKED LOOP, SELF-SYNCHRONOUS PIPELINE DIGITAL SYSTEM, VOLTAGE CONTROLLED OSCILLATOR AND PHASE-LOCKED LOOP**Patent number:** JP11027116**Also published as****Publication date:** 1999-01-29

US631050

Inventor: OGAWA KATSUHISA; OMI TADAHIRO; SHIBATA SUNAO**Applicant:** OMI TADAHIRO;; CANON INC**Classification:**- **international:** H03K5/13; H03H11/26- **european:****Application number:** JP19970176867 19970702**Priority number(s):****Abstract of JP11027116**

PROBLEM TO BE SOLVED: To prevent jitter quantity from increasing even if delay quantity is increased.

SOLUTION: A signal input terminal 1 is connected to an input terminal of a sense amplifier through a 1st capacity means 6, a control input terminal 10 is connected to the input terminal of the sense amplifier through a 2nd capacity means 5 and a common connection point of the input terminal of the sense amplifier and the means 5 and 6 is a floating node. The delay quantity of an output is controlled when a signal that is applied to the input terminal of the sense amplifier through the terminal 1 is vertically shifted at least in the neighborhood of decision threshold of the sense amplifier.



⑪ 公開特許公報 (A)

平1-127116

⑤Int.Cl.4

B 21 C 47/26
49/00

識別記号

府内整理番号
F-6441-4E
C-6441-4E

⑬公開 平成1年(1989)5月19日

審査請求 未請求 発明の数 2 (全7頁)

⑭発明の名称 ループ制御装置と制御方法

⑮特願 昭62-286156

⑯出願 昭62(1987)11月12日

⑰発明者 坂川 正己 東京都品川区大崎2丁目1番17号 株式会社明電舎内

⑱出願人 株式会社明電舎 東京都品川区大崎2丁目1番17号

⑲代理人 弁理士 志賀 富士弥

明細書

1. 発明の名称

ループ制御装置と制御方法

2. 特許請求の範囲

(1) 一方のロールに巻取られた板状の被加工材を送り出して被加工材を板幅方向と直角の走行方向にスリットし、他方のロールに巻取るスリッターラインのループ制御装置において、

スリットした被加工材の走行をフープストックするルーピングビットと、このルーピングビットに投光器と受光器を1組として光軸が被加工材の走行方向と直交すると共に上下角 $\theta = \tan^{-1} \frac{D}{W_L}$ なる位置に位置検出器を複数組配設し、この位置検出器のうち第1の位置検出器をルーピングビット上部に配設し、第2の位置検出器を被加工材の

ループ上部に且つルーピングビット下部に配設し、夫々の位置検出器が出力する検出信号により巻取りロールの速度を加減速する制御部を備えたことを特徴とするループ制御装置。(但し W_L : 被加工材の板幅 D : 光軸の直径)。

(2) 一方のロールに巻取られた板状の被加工材を送り出して被加工材を板幅方向と直角の走行方向に切断し、他方のロールに巻き取るスリッターラインのループ制御方法において、

切断した被加工材の走行をフープストックするルーピングビットの上下に複数の位置検出器を備え、巻取りロールの速度設定電圧 V_0 をライン走行設定電圧 V_L より α だけ大きく設定して、下部位位置検出器が被加工材を検出すると第1の速度補正電圧 V_1 を出力して巻取りロールを $V_L + \alpha - V_1 = V_0$ の

電圧で1定限時駆動し、上部位位置検出器が被加工材を検出すると第2の速度補正電圧 V_2 を出力して巻取りロールを $V_L + \alpha - V_2 = V_0$ の電圧で1定限時駆動すると共に、第1と第2の速度補正電圧が $|\alpha| < |V_1| < |V_2|$ の関係式にあることを特徴とするループ制御方法。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は板材のスリットラインのループ制御に係り、特にスリットラインのループのフープストック位置の検出により巻取りロールの速度を自動補正するループ制御装置とその制御方法に関する。

B. 発明の概要

本発明は板材のスリットラインのループ制御の自動化を図つたもので、スリットされた被加工材

C. 従来技術

周知のように、一方のロールに巻取られた板状の被加工材を送り出し、被加工材を板幅方向と直角の走行方向に切断し、切断した板材を別のロールに巻取るスリットラインでは、ループ制御が用いられている。このループ制御とは被加工材を送り出ナロールと巻取りロールの間で一定量だけ垂れ下がらせて、被加工材へ引張力あるいは圧縮力による障害が及ばないようにする制御である。

被加工材が鉄板、あるいはステンレス板等の場合、スリットした後のループ制御は板の枚数が多く、また板厚も比較的に薄く、スリットの位置も一定でないためにオペレータがループの位置を監視して適正位置になるように手動にて制御していく。

をフープストックするルーピングビットの中の上下に光センサから成る複数の位置検出器を設けて、この光センサの光軸が被加工材の走行方向と直交すると共に、上下角 $\theta = \tan^{-1} \frac{D}{W_L}$ となる位置に位置検出器を複数組配設し、夫々の位置検出器の検出信号により巻取りロールの速度を制御する制御部を備えた制御装置であり、また巻取りロールの速度設定電圧 V_0 をライン走行設定電圧 V_L より α だけ大きく設定し、下部位位置検出器が被加工材を検出すると第1の速度補正電圧 V_1 を、上部位位置検出器が被加工材を検出すると第2の速度補正電圧 V_2 を夫々出力して、巻取りロールの駆動電圧を被加工材のフープストック量に対応して加減することにより適正なループ制御を実現するものである。(但し $|\alpha| < |V_1| < |V_2|$ とする)

D. 発明が解決しようとする問題点

上記の手動によるループ制御は、オペレータによる目視の制御でオペレータの負担が大きいと共に、ケアレスミスの発生する虞れがあり、省力化、無人化が要望されていた。

本発明は上記問題点に鑑みなされたもので、簡易な構成からなり、被加工材のループを適正な位置に自動制御するループ制御装置とその制御方法の提供を目的とする。

E. 問題を解決するための手段

本発明はスリットラインに設けたルーピングビットの側面の上下に複数の位置検出器を配設して、被加工材のループ位置を検出し、巻取りロールの速度を変更してループ制御を行うもので、具体的手段はスリットした被加工材の走行をフープスト

ツクするルーピングビットと、このルーピングビットに投光器と受光器を1組として光軸が被加工材の走行方向と直交すると共に、上下角 $\theta = \tan^{-1} \frac{D}{W_L}$ となる位置に位置検出器を複数組配設し、この位置検出器のうち第1の位置検出器をルーピングビット上部に配設し、第2の位置検出器を被加工材のループ上部に且つルーピングビット下部に配設し、夫々の位置検出器が出力する検出信号により卷取りロールの速度を加減速する制御部を備えたことを特徴とする装置であり、あるいは

切断した被加工材の走行をフープストックするルーピングビットの上下に複数の位置検出器を備え、卷取りロールの速度設定電圧 V_0 をライン走行設定電圧 V_L より α だけ大きく設定して、下部位位置検出器が被加工材を検出すると第1の速度補正

説明する。

第1図と第2図は本発明の実施例における被加工材の走行状態と位置検出器の配置を示したもので、夫々(1)図はルーピングビットの側面図で、(2)図は正面図であり、第4図は本実施例の制御装置の制御系統を表わしたものである。最初に本実施例の構成について、第1図、第2図、第4図を参照して詳細に説明する。

本実施例のループ制御装置は、スリット加工された被加工材1のフープストックを行うルーピングビット3と、ルーピングビット側壁面に被加工材1の走行方向と直交する光軸を送り、受光する複数の位置検出器2と、位置検出器2が検出する被加工材1のルーピングビット3内の位置信号をもとに被加工材1を巻取るロールの速度を加減速す

る電圧 V_1 を出力して巻取りロールを $V_L + \alpha - V_1 = V_0$ の電圧で1定限時駆動し、上部位位置検出器が被加工材を検出すると第2の速度補正電圧 V_2 を出力して巻取りロールを $V_L + \alpha - V_2 = V_0$ の電圧で1定限時駆動すると共に、第1と第2の速度補正電圧が $|\alpha| < |V_1| < |V_2|$ の関係式にあることを特徴とするループ制御方法である。

E. 作用

上記手段を用いることによりスリットされた被加工材はルーピングビットの中のループ位置が上昇、即ち下部位位置検出器により検出されると巻取りロールの速度は一定時間減速して、ルーピングビット内のフープストック量を適正に制御する。

G. 実施例

以下に本発明の実施例を図面を参照して詳細に

る制御部4によって既に構成される。以下被加工材1の加工順序に従つて更に詳細に説明する。本実施例のスリットターラインの構成は、被加工材を薄い鉄板1で構成し、図示しないロールに巻き取られて送り出され、板幅方向と直交する走行方向にスリット加工される。スリット加工された鉄板1は、図示しない巻取りロールへ走行する途中に設けられたルーピングビット3においてフープストックされる。スリット加工されて、1枚1枚の板幅がカットされた鉄板1は、一般的には中央部分の板F1がフープストックの位置を一番上に、左右が順に下がるようにルーピングビット3に位置する。従つて鉄板1のどの位置のものを制御するかで制御装置の位置検出器の配置位置が異なるが、本実施例では中央部分の板F1の制御を実施する。但し、

スリットされた鉄板1の配位がルーピングビット3において、中央の部分が低く、左右が高いのであれば左右どちらかの高い方の鉄板を制御する。

ルーピングビット3の側部壁面には位置検出器2が配設される。位置検出器2は光センサから成り、投光器2Aと受光器2A'で1組の位置検出器を構成し、本実施例は3組の位置検出器2A～2A', 2B～2B', 2C～2C'を備えて構成される。第2図(イ), (ロ)は位置検出器2のルーピングビット3における配設位置を示し、位置検出器2は鉄板1のフープストックが最も垂れ下がる部分近傍のルーピングビット3の側部壁面に上下に並設される。即ち、位置検出器2A～2A'はルーピングビット3の開口端部近傍の最上部に配設され、以下順に位置検出器2B～2B', 位置検出器2C～2C'

θ、即ち投光器と受光器の配設位置は上下角度θだけ大きく位置ズレされる。このため投光器の光束ビームの径Dは極力小さくすることが望ましい。

また上記位置検出器2を構成して、ルーピングビット3の最下部に配設される位置検出器2C～2C'は、スリットされた鉄板1がルーピングビット3内で最上部となる鉄板F₁の上部近傍に固設される。

第4図に示すように制御部4は上記3組の送受光器から成る位置検出器2が検出する位置検出信号、即ち位置検出器2A～2C'に対応した補正回路を形成し、位置検出器2の出力に応じて巻取りロールへの供給電圧V₀を演算処理して出力する次段ローラ速度設定回路4dを備えると共に、速度補正設定回路4a～4cには予め設定された電圧V₁が、また速

度補正設定回路4bには予め設定された電圧V₂が|V₁|<|V₂|としてセットされており、位置検出器2の出力信号によって速度補正設定回路4a, 4bが選択されて出力する。また上記速度補正設定回路4a, 4bには夫々限時タイマ4fが設けられ、速度補正回路4a, 4bの作動時間を一定時間に限定している。

上記のように構成した本実施例の制御方法について、第1図乃至第4図を参照して詳細に説明する。スリット加工された鉄板1はルーピングビット3において1定のフープストックが行われる。一方第4図に示すように送行する鉄板1のライン走行速度設定電圧V_Lに対して、鉄板1を巻取る巻取りロール速度設定電圧はV_L+αに設定される。即ち速度設定回路4dにより巻取りロールに供給

する設定電圧 V_0 は $V_0 = V_L + \alpha$ として、本実施例ではライン走行速度設定電圧と巻取りロール速度設定電圧の差 α を $\alpha < 0.02 V_L$ に設定し、巻取りロールの速度をライン速度より僅少値速く設定している。また位置検出器 2 C ~ 2 C' に対応する速度補正設定回路 4 a の出力電圧 V_1 と、位置検出器 2 B ~ 2 B' に対応する速度補正設定回路 4 b の出力電圧 V_2 と α の設定電圧の関係は $|\alpha| < |V_1| < |V_2|$ となるように設定する。

巻取りロールの巻取り速度はライン走行速度より α だけ速いので、ルーピングビット 3 内のスリットされた鉄板 1 は除々に上昇し、中央部分の坡上部の鉄板 F₁ は角度 θ に配設した位置検出器 2 C ~ 2 C' の受光器 2 C' をしゃ光してその位置信号が「オン」となり、タイマ 4 f と速度補正設定回路

した場合は、ルーピングビット 3 の側壁面中段の位置検出器 2 B ~ 2 B' が「オン」となり、タイマ 4 f と速度補正設定回路 4 b が動作して、設定されている電圧 V_2 を補正電圧 V_r として出力する。次段ロール速度設定回路 4 d において、 $V_0 = (V_L + \alpha) - V_r$ 、即ち $V_0 = (V_L + \alpha) - V_2$ の出力電圧が演算され、巻取りロールの駆動電圧として供給される。この時の出力電圧は $V_0 < (V_L + \alpha) - V_1$ となり、上記の第 1 回目の速度より大きいので鉄板 1 はタイマ 4 f に設定された時間内に急速に下降して、タイマ 4 f の「オフ」により再び最初の制御状態に復帰する。

また上記の制御によつても鉄板 1 の上昇が連続した場合には、ルーピングビット 3 の最上段の位置検出器 2 A ~ 2 A' が「オン」となり、警報を発

4 a が動作する。速度補正設定回路 4 a は設定されている電圧 V_1 を出力して、論理回路 4 e IC によって選択されて補正電圧 V_r として次段ロール速度設定回路 4 d に入力され、 $V_0 = (V_L + \alpha) - V_r$ により算出された出力電圧 V_0 が巻取りロールの駆動電圧として供給される。この時の出力電圧 V_0 は $V_0 < V_L + \alpha$ なので、鉄板 1 は除々に下降し、ルーピングビット内のファーストック量は増加する。しかしタイマ 4 f に設定された一定時間を経過するとタイマ 4 f は速度補正設定回路 4 a を「オフ」とするので、補正電圧 V_r は 0 となり、次段ロール速度設定回路 4 d の出力電圧は $V_0 = V_L + \alpha$ になり、再び除々に鉄板 1 は上昇して上記の手順による制御が繰り返えされる。

一方、何等かの外乱により鉄板 1 の上昇が連続

すると共にスリットラインの停止を行う。

上記の制御方法によつてループ制御を実施する。本発明の実施にあたつては上記実施例に限定されるものではなく、例えば、位置検出器のセンサは光センサに限定されず指向性に優れた超音波等、位置検出で干渉による誤動作を生じないものであれば種々のセンサを用いても良いことは当然である。

H. 発明の効果

以上、説明したように本発明はスリットラインのループ制御をルーピングビットに複数の光センサから成る位置検出器を投光器と受光器の間に上下角度 θ を設けて配設すると共に、その光軸が被加工材の走行方向と直交する位置に配設し、且つ夫々の位置検出器をルーピングビット上部、並び

にルーピングピット下部の被加工材のループ上面に配設して、被加工材の巻取りロールの駆動電圧を上記位値検出器の配設位置に応じた設定電圧に一定限時切換えるように構成することにより、巻取りロールの速度を自動で加減速して、ルーピングピット内の被加工材のフープストック量が當時適正位置に保持される自動制御が行われて、ループ制御の無人化、省力化が実現できる。

また本発明の構成は簡易であり、ルーピングピット内に位置センサを設けたので、光センサに対する外乱要因が少なく安定した環境で使用できると共に、受光器と投光器との間に検出角度 θ を設けて配設したので、被加工材の厚さが薄く幅が狭いものでも確実にその位置を検出することができる。

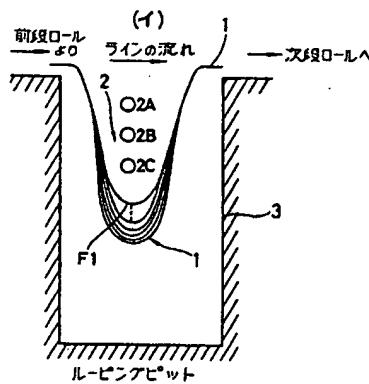
4. 図面の簡単な説明

第1図と第2図は本発明の実施例の位値検出器と被加工材の配設関係を示したもので、(イ)図はルーピングピット側面図で、(ロ)図は正面図である。第3図は位値検出器の配設位置関係を説明する図で、第4図は制御装置の制御系統を説明する図である。

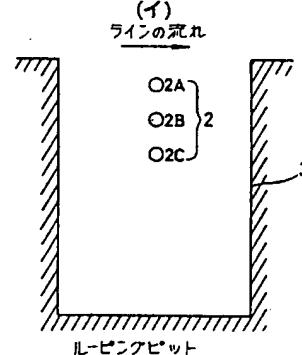
1…鉄板(被加工材)、2…位値検出器、3…ルーピングピット、4…制御部、4a…第1の速度補正設定回路、4b…第2の速度補正設定回路、4c…次段ロール速度設定回路、4d…限時タイマ、D…位値検出器の光軸直徑、 W_L …被加工材の板幅、 V_L …ライン走行速度設定電圧、 V_0 …巻取りロール駆動電圧。

代理人 志賀富士弥

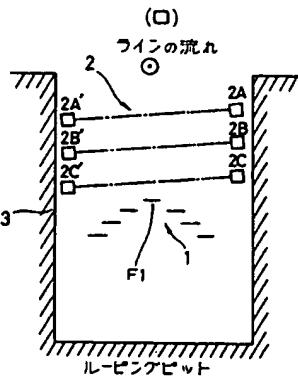
第1図



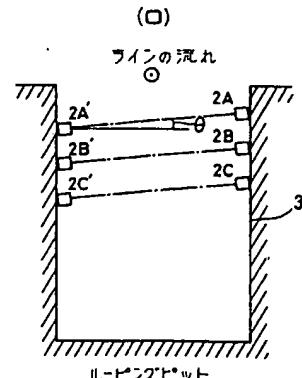
第2図



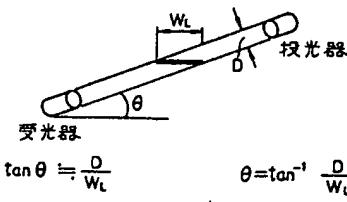
(ロ)



(ロ)



第3図



第4図

